

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-251993

(43)Date of publication of application : 09.09.1994

(51)Int.Cl.

H01G 4/40
H01G 4/38
H05K 1/18
// H01G 1/14

(21)Application number : 05-032009

(71)Applicant : ROHM CO LTD

(22)Date of filing : 22.02.1993

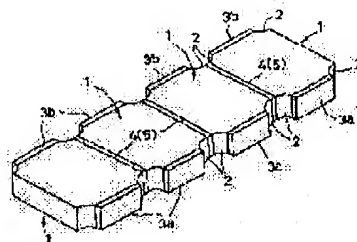
(72)Inventor : AMANO KOJI

(54) CHIP TYPE ELECTRONIC PART ASSEMBLY

(57)Abstract:

PURPOSE: To enable a chip type electronic part assembly composed of chips which form devices of different electrical functions such as a capacitor or/and a resistor or devices of the same functions to constitute a multifunctional composite part and be lessened in size.

CONSTITUTION: A cutout 2 is provided to each of four corners of a flat plate-like chip 1, outer electrodes 3a and 3b are provided to the opposed end faces of the chip 1, and the chips 1 are linked and bonded together through the intermediary of organic adhesive agent 5 4, which is dissipated at soldering or inorganic adhesive agent 5 which is not dissolved or melted at a soldering temperature, making their thin-walled side faces on which the outer electrodes 3a and 3b are not provided side by side.



LEGAL STATUS

[Date of request for examination]

18.02.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2000 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-251993

(43)公開日 平成6年(1994)9月9日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 G 4/40		9174-5E		
	4/38	9174-5E		
H 0 5 K 1/18		K 7128-4E		
// H 0 1 G 1/14		J 9174-5E		

審査請求 未請求 請求項の数 2 O L (全 4 頁)

(21)出願番号 特願平5-32009

(22)出願日 平成5年(1993)2月22日

(71)出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72)発明者 天野 弘司

山梨県富士吉田市上吉田字熊穴4453番地

ローム富士株式会社内

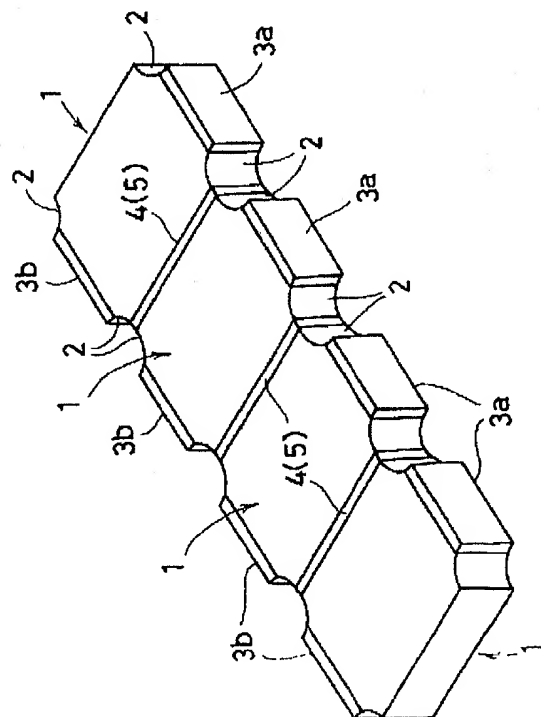
(74)代理人 弁理士 石井 暁夫 (外2名)

(54)【発明の名称】 チップ型電子部品集合体

(57)【要約】

【目的】 コンデンサ又は／及び抵抗等の電気的機能の異なる素子もしくは同種機能の素子を構成する複数のチップ体1からなるチップ型電子部品集合体にして多機能複合部品を構成すると共に集合体の嵩高さを小さくする。

【構成】 偏平板状の各チップ体1の4隅部にそれぞれ切欠き部2を形成し、前記各チップ体の相対向する両端面に外部電極3a、3bを形成し、複数のチップ体1を、その外部電極3a、3bが形成されていない薄肉の側面同士を相対面させて、半田接合時に消滅し得る有機系接着剤4、又は半田接合温度では不溶解又は不融解の無機系接着剤5を介して連結接合した。



【特許請求の範囲】

【請求項1】 コンデンサ又は／及び抵抗等の電気的機能の異なる素子もしくは同種機能の素子を構成する偏平板状の各チップ体の4隅部にそれぞれ切欠き部を形成し、前記各チップ体の相対向する両端面に外部電極を形成し、前記複数のチップ体を、その外部電極が形成されていない薄肉の側面同士を相対面させて、半田接合時に消滅し得る有機系接着剤を介して連結接合したことを特徴とするチップ型電子部品集合体。

【請求項2】 コンデンサ又は／及び抵抗等の電気的機能の異なる素子もしくは同種機能の素子を構成する偏平板状の各チップ体の4隅部にそれぞれ切欠き部を形成し、前記各チップ体の相対向する両端面に外部電極を形成し、前記複数のチップ体を、その外部電極が形成されていない薄肉の側面同士を相対面させて、半田接合温度では不溶解又は不融解の無機系接着剤を介して連結接合したことを特徴とするチップ型電子部品集合体。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、コンデンサと抵抗とサーミスタ等の機能の異なるチップ型素子の組合せ集合体や、静電容量等の電気特性が異なる同種素子の複数のチップ型素子の集合体等のチップ型電子部品集合体の構造に関するものである。

【0002】

【従来の技術】 電子機器の電子回路を構成する電子部品を小型化、軽量化し、且つ回路基板への実装作業を容易にするため、コンデンサ素子や抵抗素子等の受動素子、インダクタンスコイル素子、さらにはサーミスタやバリスタ等の能動素子を立方体や直方体等のチップ型に形成することは良く知られている。

【0003】 そして、実装作業を容易にし、また、実装密度を高めるため、例えば、実開昭63-44431号公報に開示されているように、積層セラミックコンデンサの複数の偏平板状のチップ体を、各チップ体における一方の外部電極間の間隔が他方の外部電極の間隔より広がるように、且つチップの広幅面同士が相対向するようにして平面視扇状に配置し、前記広幅面間の隙間に耐熱絶縁固定材（エポキシ樹脂等）を充填して連結固定し、セラミックコンデンサの集合体を構成することが提案されている。

【0004】

【発明が解決しようとする課題】 この先行技術によれば、薄肉側面であって外部電極が形成されていない側面を配線基板の表面に当接させるようにして、偏平板状のチップ体を単独では自立立設させることができないが、前述の構成の集合体であれば、安定させて配線基板の表面に実装できるとしている。

【0005】 しかしながら、前記先行技術によれば、配線基板上に立設する集合体の立設高さが高くなるので、

嵩高くという問題があった。この嵩高さを低くし、且つ集合体を形成するものとして、実開昭58-39030号公報には、同一のセラミック基板に複数の個別電極と誘電セラミック層を介して対向する共通電極とを有し、複数の個別電極間は切欠き凹所を介して隔てるように形成したコンデンサ素子の集合体の構成が開示されている。この構成では、一つのセラミック基板上に複数のコンデンサ素子を一体的に形成するから、製造工程の中で一部のコンデンサ部分に不良（電気特性の不良を含む）が発生すると、前記1つの基板全体を不良品扱いとしなければならない、製品歩留りが極めて悪いという問題があった。

【0006】 本発明はこれらの問題を解決することを目的とするものである。

【0007】

【課題を解決するための手段】 前記目的を達成するため、請求項1に記載の発明のチップ型電子部品集合体は、コンデンサ又は／及び抵抗等の電気的機能の異なる素子もしくは同種機能の素子を構成する偏平板状の各チップ体の4隅部にそれぞれ切欠き部を形成し、前記各チップ体の相対向する両端面に外部電極を形成し、前記複数のチップ体を、その外部電極が形成されていない薄肉の側面同士を相対面させて、半田接合時に消滅し得る有機系接着剤を介して連結接合したことを特徴とする。

【0008】 また、請求項2に記載の発明では、前記複数のチップ体を連結接合させる接着剤を、前記有機系接着剤に代えて、半田接合温度では不溶解又は不融解の無機系接着剤を介して連結接合したことを特徴とするものである。

【0009】

【発明の作用・効果】 本発明のチップ型電子部品の集合体では、コンデンサ又は／及び抵抗等の電気的機能の異なる素子同士の組合せが簡単にできるので、多機能の複合部品を作製することができ、また、同種機能の素子であっても、静電容量や抵抗値等の電気特性の異なるものの組合せ部品を簡単に作製することができる。その場合、各チップ体の良品のみを選択して作製できるから、製品歩留りを従来の一体的形成の場合に比べて各段に向上させることができるという効果を奏する。

【0010】 複数のチップ体を、その外部電極が形成されていない薄肉の側面同士を相対面させて、有機系接着剤又は無機系接着剤を介して連結接合したのであるから、回路基板上に実装するときの集合体の嵩高を無くすることことができ、実装状態での小型化ができるという効果を奏する。そして、各チップ体の4隅に切欠き部を形成し、各チップ体の相対向する両端面に外部電極を形成し、前記複数のチップ体を、その外部電極が形成されていない薄肉の側面同士を相対面させて、接着剤にて連結接合するので、隣接するチップ体における隣接する外部電極の箇所が接着剤を介して電気的に繋がることがな

く、実装する場合に隣接するチップ体の電氣的短絡等の不都合が発生しない。

【0011】また、半田接合時に消滅し得る有機系接着剤にてチップ体を連結接合したものでは、回路基板上に実装するときの半田付けの作業により、有機系接着剤が消滅（昇華）するので、回路基板上に実装された集合体のチップ体の間に空気の隙間ができるから、前記の実装する場合に隣接するチップ体の電氣的短絡等の不都合が発生させないようにすることが一層容易となる。そして、他方、半田接合温度では不溶解又は不融解の無機系接着剤を介して連結接合した場合には、チップ体間の連結強度が向上するので、集合体の運搬や取扱時にチップ体同士の分離等ような不都合がなくなる。

【0012】

【実施例】次に、本発明を具体化した実施例について説明すると、図1は積層セラミックコンデンサ素子等の扁平板状の複数のチップ体1を並列状に配置して後述するように接着剤を介して連結接合した状態のチップ型電子部品集合体の斜視図を示す。各チップ体1にはその4隅部にそれぞれ円弧状の切欠き部2を形成し、前記各チップ体1の相対向する両端面に外部電極部3a、3bを形成し、前記複数のチップ体1を、その外部電極3a、3bが形成されていない薄肉の側面同士を相対面させて、半田接合時に消滅し得る有機系接着剤4、又はこの有機系接着剤4に代えて、半田接合温度では不溶解又は不融解の無機系接着剤5を介して連結接合したものである。

【0013】この場合、有機系接着剤4はポリブテン

（融点126℃～128℃）、アクリル樹脂系等の熱分解性の良好な有機系接着剤4を使用するときには、前記チップ型電子部品集合体における各チップ体1の外部電極3a、3bを図示しない回路基板上に搭載して所定の回路に固定するため半田付けするとき、加える熱により、前記有機系接着剤4の部分が昇華等して消滅し、隣接するチップ体1間に空隙ができるから、コンデンサ素子の並列配置において浮遊静電容量の発生を抑えることができる。

【0014】また、半田接合温度では不溶解又は不融解の無機系接着剤5の例としては、水ガラスやガラス半田（ $\text{PbO-B}_2\text{O}_3\text{-ZnO}_2\text{-SiO}_2$ 、 $\text{PbO-B}_2\text{O}_3\text{-SiO}_2\text{-Al}_2\text{O}_3$ 等）があり、この種の無機系接着剤5を介して連結接合した場合には、チップ体の集合体の連結強度が向上する。ガラスフリットの無機系接着剤5の場合には、隣接するチップ体1の扁平側面に前記ガラスペーストを塗り、加熱して溶融接合することになるので、連結強度が向上する。

【0015】なお、集合体を構成するチップ体1は、積層セラミックコンデンサのみであって、静電容量の異なるもの（同種の機能を有する素子）を複数組合せたものでも良いし、積層セラミックコンデンサとチップ抵抗との組合せ（C-R複合部品）や、コンデンサとサーミスタ（バリスタ）等のように機能の異なる素子の組合せで

あっても良い。

【0016】次に、複数の積層セラミックコンデンサのチップ体1を組合せて前述の集合体を形成する方法について説明する。この種の積層セラミックコンデンサの製作工程は一般的に次のようなものである。即ち、セラミック誘電体となる酸化チタンやチタン酸バリウム及びPb系の複合ペロブスカイト型化合物を主成分とするセラミック誘電材料を平面視矩形形状などに形成した生乾き状態のいわゆるグリーンシート6と称する平板状のものを成形し、この各グリーンシートの広幅片面に、銀パラジウム系を始め、Ni、Pbの金属等から成る内部電極7を適宜間隔及び平面視形状にて印刷する。このような複数枚のグリーンシート6を、前記内部電極7同士が対面しないように、換言すると、セラミック誘電材料の層で内部電極7が隔てられるように積層し静水圧プレス装置等にて加熱状態で圧着する。このようにして形成された積層体8（図2にてその一部を示す）を、図2の一点鎖線で示す分割線9a、9bに沿ってコンデンサ素子のチップ体1の形状に分割する前に、分割線9a、9bの交点箇所を丸孔等の貫通孔10に打ち抜き除去する。この後、前記分割線9a、9bに沿って分断すると、前記貫通孔10箇所が前述した円弧状の切欠き部2となる。図3及び図4は、各チップ体1に外部電極3a、3bを形成する工程であり、まず、分割線9bに沿ってチップ体1が一列状に連設するように分割する。この分割線9bの位置は、各チップ体1における一方の組の内部電極7の一端部がグリーンシートの一側外縁に露出し、他方の組の内部電極7の一端部はグリーンシートの他側外縁に露出するような箇所である。

【0017】前記1列状のチップ体1の一端部（前記一方の組の内部電極7の一端部が露出している端面）を下向きにして、印刷作業部のテーブル12の外部電極用のインク（銀ペースト、Ag-Pdペースト）層11に、図3の一点鎖線箇所まで浸漬させ、次いで、図4のように、上下反転させて他方の側端面に同様に外部電極用のインク11に浸漬し、次いで乾燥させ、焼成すると、前記第1の内部電極7の組に電氣的に接続する外部電極3aと、前記第2の内部電極7の組に電氣的に接続する外部電極3bとを前記積層のチップ体1の側面に形成する。この後、分割線9aに沿って分断すれば、個別のチップ体1を得ることができるものである。

【0018】なお、前記図2の状態から1つごとのチップ体1に分割した後に、各チップ体1ごとに外部電極3a、3bを形成し、後に乾燥・焼成する工程を採用しても良い。図5は1つの積層セラミックコンデンサのチップ体1の断面である。この個別チップ体1または前記1列状のチップ体1の電気特性を図示しない測定器にて検査し、良品のみを前記図1のように接着剤4（5）にて連結接合させれば良い。

【0019】図6は従来から公知のチップ抵抗13の断

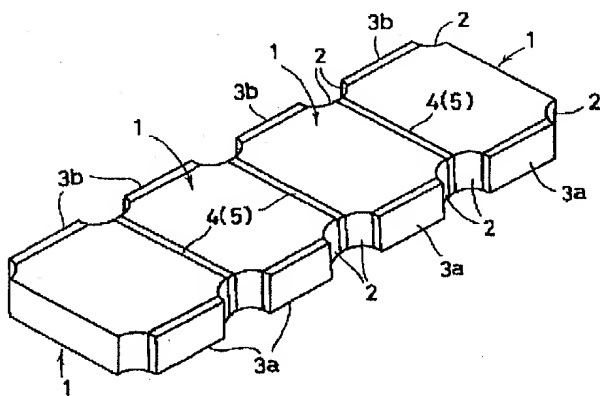
面図であって、絶縁基板14の片側表面に導体部15、15を印刷形成した後、該両導体部15、15に電氣的に接続する抵抗体16を厚膜に印刷形成し、乾燥・焼成後、所定の抵抗値になるように抵抗体16をレーザ等によりトリミングし、前記各導体部15、15に電氣的に接続する外部電極17、17を前記図3と同様にして形成し、乾燥・焼成し、さらに、前記抵抗体16及び導体部15、15の上面をガラスペースト等の電気絶縁体18の塗布・乾燥・焼成を実行して良品を得る。なお、前記チップ抵抗13の場合にも、チップ体の4隅部に図1

と同様の切欠き部を形成する。
【0020】このようにチップ体の4隅部に切欠き部2を形成することで、複数のチップ体を図1のように1列状に配置して有機系接着剤4または無機系接着剤5を介して連結接合するとき、これら接着剤が外部電極の側面にまで及ぶことがないので、接着剤の使用量の節約ができ、また、隣接する外部電極同士が電氣的に接触することがなくなるから、回路基板への実装（半田付け）に際して、短絡事故等他の電気素子への悪影響を防止することができるのである。

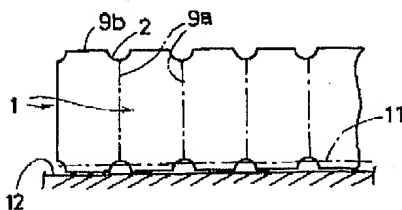
【図面の簡単な説明】

【図1】本発明のチップ型電子部品集合体の斜視図であ

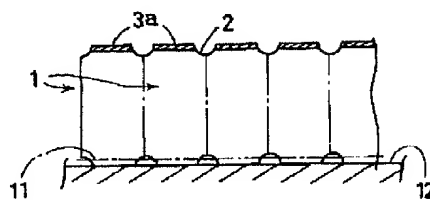
【図1】



【図3】



【図4】



る。

【図2】積層セラミックコンデンサのグリーンシートの積層体の一部切欠き斜視図である。

【図3】チップ体への一方の外部電極の形成作業状態を示す図である。

【図4】チップ体への他方の外部電極の形成作業状態を示す図である。

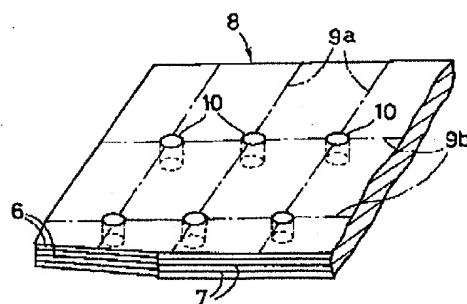
【図5】積層セラミックコンデンサの断面図である。

【図6】チップ抵抗の断面図である。

【符号の説明】

- | | |
|--------|---------|
| 1 | チップ体 |
| 2 | 切欠き部 |
| 3a, 3b | 外部端子 |
| 4 | 有機系接着剤 |
| 5 | 無機系接着剤 |
| 6 | グリーンシート |
| 7 | 内部電極 |
| 8 | 積層体 |
| 9a, 9b | 分割線 |
| 10 | 貫通孔 |
| 11 | インク |
| 13 | チップ抵抗 |

【図2】



【図5】



【図6】

